

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-107310

(43)公開日 平成9年(1997)4月22日

(51)Int.Cl.⁶

H 0 4 B 1/707

識別記号

庁内整理番号

F I

H 0 4 J 13/00

技術表示箇所

D

審査請求 未請求 請求項の数12 O L (全 15 頁)

(21)出願番号 特願平7-265256

(22)出願日 平成7年(1995)10月13日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 雨澤 泰治

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72)発明者 佐藤 慎一

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

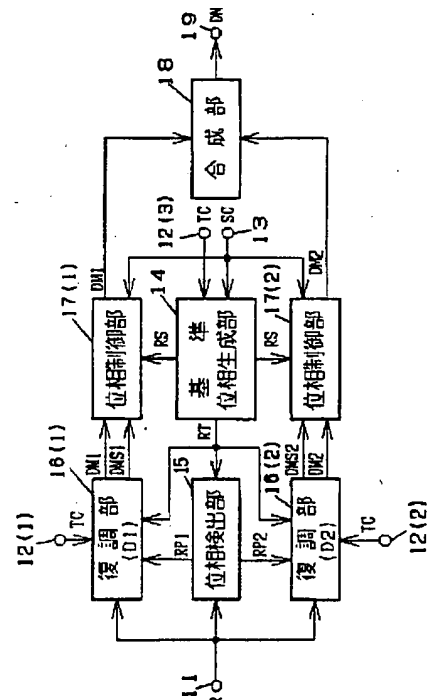
(74)代理人 弁理士 工藤 宜幸

(54)【発明の名称】 レイク受信装置及び復調データ合成装置

(57)【要約】

【課題】 複数の遅延波の時間差が1シンボル時間以上ある伝搬環境において、異なるシンボルどうしを合成してしまったり、1シンボル時間以上離れている受信パワーの大きいシンボルを合成することができないという問題を解決する。

【解決手段】 入力端子11には、相関長のN倍の符号長を有する拡散符号によって拡散変調されたデータRが供給される。復調部16(1)、16(2)は、受信データRに含まれる遅延波D1、D2を復調するとともに、復調用の拡散符号のチップ番号を相関長で割って、復調中のシンボルの番号を検出する。基準位相生成部14は、復調データDMS1、DMS2の位相を揃える際の基準となるシンボル番号を生成する。位相制御部17(1)、17(2)は、復調シンボル番号と基準シンボル番号とに基づいて、復調データDM1、DM2の位相を揃える。合成部18は、位相制御後の復調データDM1、DM2を合成する。



第1の実施の形態の레이크受信装置の構成図

【特許請求の範囲】

【請求項1】 相関長の N (N は2以上の整数) 倍の符号長を有する拡散符号によって拡散変調されたデータを受信し、この受信データに含まれる複数の遅延波の位相を検出する位相検出手段と、

前記拡散変調用の拡散符号と同じ拡散符号であって、前記位相検出手段により検出された前記複数の遅延波の位相を持つ複数の拡散符号によって前記受信データを逆拡散することにより、この受信データに含まれる複数の遅延波を復調する復調手段と、

この復調手段で復調に用いられた複数の拡散符号の各チップに付与された番号を前記相関長で割ることにより、各遅延波ごとに復調中のシンボルの番号を示すデータを生成する復調シンボル番号生成手段と、

前記複数の遅延波の復調データの位相を描える際の基準となるシンボルの番号を示すデータを生成する基準シンボル番号生成手段と、

前記復調シンボル番号データと前記基準シンボル番号データとに基づいて、前記複数の遅延波の復調データの位相を制御することにより、この複数の遅延波の復調データの位相を描える位相制御手段と、

この位相制御手段により位相を制御された前記複数の遅延波の復調データを合成する合成手段とを備えたことを特徴とするレイク受信装置。

【請求項2】 前記位相制御手段は、各遅延波ごとに設けられ、各シンボル番号に対応する複数の記憶部を有する複数のデータ記憶手段と、各遅延波ごとに設けられ、対応する遅延波の復調データに対応するデータ記憶手段において、対応する復調シンボル番号データによって示されるシンボル番号に対応する記憶部に書き込む複数のデータ書き込み手段と、各遅延波ごとに設けられ、対応するデータ記憶手段に書き込まれた復調データを前記基準シンボル番号データによって示される基準シンボル番号に対応する記憶部から読み出すデータ読出し手段とを備えたことを特徴とする請求項1記載のレイク受信装置。

【請求項3】 前記位相制御手段は、各遅延波ごとに設けられ、対応する復調シンボル番号データと前記基準シンボル番号データとの差を求める複数の差演算手段と、各遅延波ごとに設けられ、対応する差演算手段によって求められた差に応じた時間だけ対応する遅延波の復調データを遅延する複数の遅延手段とを備えたことを特徴とする請求項1記載のレイク受信装置。

【請求項4】 前記差演算手段は、対応する復調シンボル番号データを予め定めた方法でデータ圧縮する復調シンボル番号圧縮手段と、前記基準シンボル番号データを予め定めた方法でデータ圧縮する基準シンボル番号圧縮手段と、データ圧縮前の復調シンボル番号データ及び基準シンボ

ル番号データとデータ圧縮後の復調シンボル番号データ及び基準シンボル番号データとに基づいて、データ圧縮前の復調シンボル番号データと基準シンボル番号データとの差を求める演算手段とを備えたことを特徴とする請求項3記載のレイク受信装置。

【請求項5】 前記復調シンボル番号圧縮手段は、上位 M (M は2以上の整数) ビットのデータを論理和演算により1ビットのデータに変換することにより、前記復調シンボル番号データをデータ圧縮するように構成され、前記基準シンボル番号圧縮手段は、上位 M ビットのデータを論理和演算により1ビットのデータに変換することにより、前記基準シンボル番号データをデータ圧縮するように構成されていることを特徴とする請求項4記載のレイク受信装置。

【請求項6】 前記演算手段は、データ圧縮前の復調シンボル番号データと基準シンボル番号データとの上位 ($M+1$) ビットのデータが等しい場合は、前記差の符号及び大きさをデータ圧縮後の復調シンボル番号データと基準シンボル番号データとの差の符号及び大きさに設定し、

上位 ($M+1$) ビットのデータが等しくなく、データ圧縮前の復調シンボル番号データが基準シンボル番号データより大きい場合は、前記差の符号を正に設定し、大きさをデータ圧縮後の復調シンボル番号データと基準シンボル番号データとの差の大きさに設定し、

上位 ($M+1$) ビットのデータが等しくなく、データ圧縮前の復調シンボル番号データが基準シンボル番号データより小さい場合は、前記差の符号を負に設定し、大きさをデータ圧縮後の復調シンボル番号データと基準シンボル番号データとの差の大きさに設定するように構成されていることを特徴とする請求項4記載のレイク受信装置。

【請求項7】 前記遅延手段は、複数のシフト段を有し、データをいずれのシフト段からも入力可能で、入力データをシンボル周波数と同じ周波数を有するシンボルクロックに同期してシフトするデータシフト手段と、

対応する遅延波の復調データを、前記データシフト手段の複数のシフト段のうち、予め定めたシフト段から対応する差演算手段により求められた差に対応する段数だけ離れたシフト段に入力するデータ入力手段とを備えたことを特徴とする請求項3記載のレイク受信装置。

【請求項8】 前記基準シンボル番号生成手段は、復調開始時における前記複数の遅延波の復調シンボル番号データの平均値を求める平均値演算手段と、この平均値演算手段によって求められた平均値を初期値として、前記基準シンボル番号データを生成する番号生成手段とを備えたことを特徴とする請求項7記載のレイク受信装置。

【請求項9】 前記基準シンボル番号生成手段は、

復調開始時における前記複数の遅延波の復調シンボル番号データのうち、最も大きいデータと最も小さいデータとの平均値を求める平均値演算手段と、
この平均値演算手段によって求められた平均値を初期値として、前記基準シンボル番号データを生成する番号生成手段とを備えたことを特徴とする請求項7記載のレイク受信装置。

【請求項10】 前記復調手段は、
各遅延ごとに設けられ、対応する遅延波の検出位相に基づいて、この遅延波を復調するための拡散符号の位相を指定するシードを生成するシード生成手段と、
各遅延波ごとに設けられ、シフトレジスタと排他的論理和回路を用いて、対応するシード生成手段によって生成されたシードによって指定される位相を持つ拡散符号を生成する複数の拡散符号生成手段と、
各遅延波ごとに設けられ、対応する拡散符号生成手段により生成された拡散符号によって受信データを逆拡散することにより、対応する遅延波を復調する遅延波復調手段とを備えたことを特徴とする請求項1記載のレイク受信装置。

【請求項11】 前記復調手段は、
各遅延波ごとに設けられ、前記拡散符号の各チップの波形データを記憶する複数の拡散符号記憶手段と、
各遅延波ごとに設けられ、対応する遅延波の検出位相に基づいて、前記拡散符号記憶手段から前記波形データを読み出すデータ読出し手段と、
各遅延波ごとに設けられ、対応する拡散符号記憶手段から読み出された拡散符号によって受信データを逆拡散することにより、対応する遅延波を復調する遅延波復調手段とを備えたことを特徴とする請求項1記載のレイク受信装置。

【請求項12】 相関長の N (N は2以上の整数) 倍の符号長を有する拡散符号によって拡散変調された受信データに含まれる複数の遅延波の復調データを合成するのであって、
各遅延波の復調に用いられた拡散符号の各チップに付与された番号を前記相関長で割ることにより、各遅延波ごとに復調中のシンボルの番号を示すデータを生成する復調シンボル番号生成手段と、
前記複数の遅延波の復調データの位相を揃える際の基準となるシンボルの番号を示すデータを生成する基準シンボル番号生成手段と、
前記復調シンボル番号データと前記基準シンボル番号データとに基づいて、前記複数の遅延波の位相を制御することにより、この複数の遅延波の復調データの位相を揃える位相制御手段と、
この位相制御手段により位相を制御された前記複数の遅延波の復調出力を合成する合成手段とを備えたことを特徴とする復調データ合成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、レイク方式の受信装置（以下「レイク受信装置」という。）に関する。
また、この発明は、このレイク受信装置において、複数の遅延波の復調データを合成する復調データ合成装置に関する。

【0002】

【従来の技術】一般に、移動体通信システムにおいては、送信装置から送信されたデータは、建築物などで反射されたり、建築物などを回折することにより、複数の伝搬路を介して受信装置に到着する。したがって、受信装置で、受信データをそのまま復調すると、復調データの信号対雑音比（以下「SNR」という。）が低下する。

【0003】この問題に対処するために、通信方式としてスペクトル拡散通信方式を採用する移動体通信システムにおいては、一般に、受信方式として、レイク方式を用いるようになっている。

【0004】ここで、レイク方式とは、拡散符号の位相を変更しながら受信データを逆拡散することにより、受信データに含まれる複数の遅延波を分離し、分離された複数の遅延波を位相を揃えて合成することにより、復調データのSNRを高める受信方式である。

【0005】受信方式としてレイク方式を使ったレイク受信装置としては、従来、下記の文献に記載された受信装置が知られている。

【0006】

文献：浅原 隆、小島 年春、三宅 真、藤野 忠
「忘却係数による加重平均型RAKE方式とその簡略化」

信学技報 SST92-70 (1993-01)。

【0007】この文献に記載されたレイク受信装置は、拡散符号として、相関長と同じ符号長を有する符号を用いるようになっている。

【0008】このような構成によれば、遅延波どうしの時間差が1シンボル時間以内であれば、SNRの高い復調データを得ることができる。

【0009】

【発明が解決しようとする課題】しかしながら、伝搬環境によっては、遅延波どうしの時間差が1シンボル時間以上になる場合がある。したがって、従来の構成では、伝搬環境によっては、異なるシンボル同士を合成してしまうという問題や1シンボル時間以上離れている受信パワーが大きいシンボルを合成することができないという問題があった。

【0010】

【課題を解決するための手段】上記課題を解決するために、請求項1に係るレイク受信装置または請求項12に係る復調データ合成装置は、拡散符号の符号長を相関長の N (N は2以上の整数) 倍に設定し、この拡散符号の

各チップに番号を付与し、複数の遅延波の復調データの位相を揃える際の基準となるシンボルの番号を示すデータを生成し、受信データに含まれる遅延波を復調する際、復調用の拡散符号の各チップに付与された番号を相関長で割ることにより、復調シンボルの番号を検出し、復調シンボル番号と基準シンボル番号とに基づいて、各遅延波の復調データの位相を制御することにより、複数の遅延波の復調データの位相を揃えるようにしたものである。

【0011】

【発明の実施の形態】以下、図面を参照しながら、この発明の実施の形態を詳細に説明する。

【0012】【第1の実施の形態の構成、動作】

【レイク受信装置の構成】まず、レイク受信装置の構成を説明する。なお、復調データ合成装置は、レイク受信装置の一部をなすものであるから、この受信装置を説明することにより説明される。

【0013】図1は、この発明の第1の実施の形態のレイク受信装置の構成を示すブロック図である。

【0014】図示のレイク受信装置は、受信データ入力端子11と、チップクロック入力端子12(1)、12(2)、12(3)と、シンボルクロック入力端子13と、基準位相生成部14と、位相検出部15と、復調部16(1)、16(2)と、位相制御部17(1)、17(2)と、合成部18と、復調データ出力端子19を有する。

【0015】ここで、受信データ入力端子11には、例えば、周波数帯域を無線周波数帯域から基底周波数帯域に変換された受信データRが供給される。この受信データRは、拡散符号を使って拡散変調されたデータである。

【0016】上記拡散符号の符号長Lは、相関長TのN(Nは2以上の整数)倍に設定されている。これにより、送信データは、1つの拡散符号によって、Nシンボル分拡散変調される。

【0017】拡散符号の各チップには、番号が付与されている。また、1つの拡散符号によって変調されるN個のシンボルにも番号が付与されている。このシンボル番号は、チップ番号を相関長Tで割ったときの商の整数部によって表される。

【0018】なお、以下の説明では、図2に示すように、相関長Tが64で、拡散符号長Lが81290である場合を代表として説明する。

【0019】この場合、送信データは、1つの拡散符号によって1280シンボル分拡散変調される。また、チップ番号は、図3に示すように、0～81919で表される。さらに、シンボル番号は、0～1279で表される。

【0020】チップクロック入力端子12(1)～12(3)には、チップの繰返し周波数と同じ周波数を有

し、レイク受信装置内で基準クロックの1つとして用いられるチップクロックTCが供給される。

【0021】シンボルクロック入力端子13には、シンボルの繰返し周波数と同じ周波数を有し、レイク受信装置内で基準クロックの1つとして用いられるシンボルクロックSCが供給される。

【0022】基準位相生成部14は、受信データRに含まれる複数の遅延波の位相を検出する際の基準となるチップ番号を示すデータRTを生成する機能を有する。この生成は、チップクロック入力端子12(3)に供給されるチップクロックTCに同期して行われる。

【0023】また、この基準位相生成部14は、受信データRに含まれる複数の遅延波の復調データの位相を揃える際の基準となるシンボル番号を示すデータRSを生成する機能を有する。この生成は、シンボルクロック入力端子13に供給されるシンボルクロックSCに同期して行われる。

【0024】位相検出部15は、拡散変調用の拡散符号と同じ拡散符号を用いて、この拡散符号の位相を例えば1チップ分ずつ変更しながら、受信データRを全空間に渡って逆拡散することにより、受信データRに含まれる複数の遅延波の位相をチップ番号を使って検出する機能を有する。この検出は、例えば、所定の周期で繰り返し行われる。

【0025】また、この位相検出部15は、検出した位相のうち、逆拡散出力のパワーが大きい2つの遅延波D1、D2の位相を示すデータと基準チップ番号データRTとの差を求めることにより、この2つの遅延波D1、D2と基準チップ番号データRTとの相対位相を検出する機能を有する。

【0026】復調部16(1)は、位相検出部15により検出された遅延波D1の相対位相を示すデータRP1と基準チップ番号データRTとを加算することにより、遅延波D1の絶対位相を示すデータを生成する機能を有する。

【0027】また、この復調部16(1)は、求めた絶対位相を持つ拡散符号を生成し、この拡散符号によって受信データRを逆拡散することにより、この受信データRに含まれる遅延波D1を復調する機能を有する。

【0028】さらに、この復調部16(1)は、復調用の拡散符号のチップ番号を相関長Tで割り、その整数部を取り出すことにより、復調中のシンボルの番号を示すデータDMS1を生成する機能を有する。

【0029】なお、詳細な説明を省略するが、復調部16(2)も、復調部16(1)と同じような機能を有する。

【0030】位相制御部17(1)は、基準シンボル番号データRSと復調シンボル番号データDMS1に基づいて、遅延波D1の復調データDM1の位相を制御する機能を有する。この制御は、シンボルクロック端子13

に供給されるシンボルクロックSCに同期して行われる。

【0031】なお、詳細な説明は省略するが、位相制御部17(2)も、位相制御部17(1)と同じ機能を有する。

【0032】合成部18は、位相制御部17(1)、17(2)で位相を制御された復調データDM1M、DM2を合成し、受信データRの復調データDMを生成する機能を有する。

【0033】復調データ出力端子19には、受信データRの復調データDMが供給される。

【0034】[レイク受信装置の動作]上記構成において、動作を説明する。

【0035】図示しないアンテナにより受信されたデータRは、デジタル復調により、周波数帯域を無線周波数帯域から基底周波数帯域に変換された後、受信データ入力端子11に供給される。受信データ入力端子11に供給された受信データRは、位相検出部15と復調部16(1)、16(2)に供給される。

【0036】これと並行して、基準位相生成部14は、チップクロックTCに同期して、基準チップクロックデータRTを生成する。この基準チップ番号データRTは、位相検出部15と、復調部16(1)、16(2)に供給される。

【0037】また、この基準位相生成部15は、シンボルクロックSCに同期して、基準シンボル番号データRSを生成する。この基準シンボル番号データRSは、位相制御部17(1)、17(2)に供給される。

【0038】位相検出部15は、拡散符号の位相を順次1チップ分ずつ変更しながら、この拡散符号によって受信データRを逆拡散する。これにより、受信データRに含まれる複数の遅延波の位相が検出される。この場合、この複数の遅延波の位相は、逆拡散出力のパワーが大きくなったときのチップ番号によって表される。

【0039】位相検出部15は、複数の遅延波の位相を検出すると、検出した位相のうち、逆拡散出力のパワーが大きい2つの遅延波D1、D2の位相を示すデータと基準チップ番号データRTとの差を求める。これにより、遅延波D1、D2と基準チップ番号データRTとの相対位相が検出される。検出された相対位相を示すデータRP1、RP2は、それぞれ復調部16(1)、16(2)に供給される。

【0040】復調部16(1)は、相対位相データRP1と基準チップ番号データRTとを加算する。これにより、遅延波D1の絶対位相を示すデータが得られる。復調部16(1)は、この絶対位相が求まると、この位相を持つ拡散符号を生成し、この拡散符号によって受信データRを逆拡散する。これにより、遅延波D1の復調データDM1が得られる。

【0041】この復調処理と並行して、復調部16

(1)においては、復調用の拡散符号に付与されたチップ番号を相関長Tで割り、その商の整数部を取り出す処理が実行される。これにより、復調中のシンボルの番号を示すデータDMS1が得られる。

【0042】遅延波D1の復調データDM1と復調シンボル番号データDMS1は、位相制御部17(1)に供給される。位相制御部17(1)に供給された復調データDM1は、基準シンボル番号データRSと復調シンボル番号データDMS1に基づいて、位相を制御される。

【0043】なお、詳細な説明は省略するが、復調部16(2)においても、復調部16(1)と同じ処理がなされる。これにより、受信データRに含まれる遅延波D2の復調データDM2と復調シンボル番号データDMS2が生成される。

【0044】また、位相制御部17(2)においても、位相制御部17(1)と同じ処理がなされる。これにより、遅延波D2の復調データDM2は、基準シンボル番号データRTと復調シンボル番号データDMS2に基づいて、位相を制御される。

【0045】その結果、遅延波D1、D2の復調データDM1、DM2の位相が揃えられる。これにより、位相制御部17(1)、17(2)からシンボル番号の同じ復調データDM1、DM2が出力される。

【0046】この復調データDM1、DM2は、合成部18に供給され、合成される。その結果、復調データDM1、DM2は、シンボル番号の同じものをどうしを合成するように合成される。これにより、復調データ出力端子19には、SNRの高い復調データDMが得られる。

【0047】[基準位相生成部14の構成]次に、基準位相生成部14の構成について詳細に説明する。

【0048】図4は、基準位相制御部14の構成を示すブロック図である。

【0049】図示の基準位相生成部14は、基準チップカウンタ21と基準シンボルカウンタ22を有する。

【0050】基準チップカウンタ21は、81920進カウンタにより構成され、チップクロックTCをカウントすることにより、基準チップ番号データRTを生成する機能を有する。

【0051】基準シンボルカウンタ22は、1280進カウンタにより構成され、シンボルクロックSCをカウントすることにより、基準シンボル番号データRSを生成する機能を有する。

【0052】[基準位相生成部14の動作]上記構成において、動作を説明する。

【0053】チップクロック入力端子12(3)に供給されるチップクロックTCは、基準チップカウンタ21にカウント用クロックとして供給される。これにより、カウンタ21のカウント値は、チップクロックTCに同期して、0から81919まで繰り返し更新される。その結果、所定の位相を有し、拡散符号の各チップに付与

されたチップ番号を示す基準チップ番号データRTが得られる。

【0054】シンボルクロック入力端子13に供給されるシンボルクロックSCは、基準シンボルカウンタ22にカウント用クロックとして供給される。これにより、カウンタ22のカウント値は、チップクロックTCに同期して、0から1279まで繰り返し更新される。その結果、所定の位相を有し、受信データRの各シンボルに付与されたチップ番号を示す基準シンボル番号データRSが得られる。

【0055】[復調部16(n)の構成]次に、復調部16(n) (n=1, 2)の構成について説明する。

【0056】図5は、復調部16(n)の構成を示すブロック図である。

【0057】図示のごとく、復調部16(n)は、加算部31と、シード生成部32と、拡散符号生成部33と、遅延波復調部34と、復調シンボル番号演算部35を有する。

【0058】加算部31は、基準チップ番号データRTと相対位相データRPnを加算することにより、遅延波Dnの絶対位相を示すデータAPnを生成する機能を有する。

【0059】シード生成部32は、例えば、中央演算装置によって構成され、相対位相データRPnによって示される相対位相が変更されるたびに、絶対位相データAPnによって示される絶対位相を持つ拡散符号を生成するためのシードSEを生成する機能を有する。

【0060】また、このシード生成部32は、復調用の拡散符号のチップ番号を示す復調チップ番号データDMTnを生成する機能を有する。

【0061】拡散符号生成部33は、シフトレジスタと排他的論理和回路を使って、上記シードSEによって指定される位相を持つ拡散符号を生成する機能を有する。この生成は、チップクロックTCに同期して行われる。

【0062】遅延波復調部34は、拡散符号生成部33で生成された拡散符号によって、受信データRを逆拡散することにより、受信データRに含まれる遅延波Dnを復調する機能を有する。

【0063】復調シンボル番号演算部35は、復調チップ番号データDMT1によって示される復調チップ番号を相関長Tで割り、その商の整数部を取り出すことにより、復調中のシンボルの番号を示す復調シンボル番号データDMSnを生成する機能を有する。

【0064】[復調部16(n)の動作]上記構成において、動作を説明する。

【0065】位相検出部15から出力される相対位相データRPnは、加算部31に供給され、基準チップ番号データRTと加算される。これにより、遅延波Dnの絶対位相を示すデータAPnが得られる。すなわち、遅延波Dnの現在の位相を示すデータが得られる。

【0066】この絶対位相データAPnは、シード生成部32に供給される。シード生成部32は、上記相対位相データRPnが変更されるたびに、上記絶対位相データAPnを取り込み、この絶対位相データAPnによって示される絶対位相を持つ拡散符号を生成するためのシードSEを生成する。また、この拡散符号制御部32は、この絶対位相データAPnに基づいて、復調用の拡散符号のチップ番号を示す復調チップ番号データDMTnを生成する。

【0067】生成されたシードSEは、拡散符号生成部33に供給される。また、復調チップ番号データDMTnは、復調シンボル番号演算部35に供給される。

【0068】拡散符号生成部33は、シードSEが変更されるたびに、このシードSEを内部のシフトレジスタにロードする。これにより、このシードSEにより指定される位相を持つ拡散符号が生成される。

【0069】この拡散符号は、遅延波復調部34に供給され、復調用の拡散符号として用いられる。これにより、受信データRがこの拡散符号によって逆拡散される。その結果、受信データRに含まれる遅延波Dnが復調される。

【0070】復調シンボル番号演算部35に供給された復調チップ番号データDMTnは、相関長Tにより割り算され、その商の整数部を抽出される。これにより、復調中のシンボルの番号を示す復調シンボル番号データDMSnが得られる。

【0071】[位相制御部17(n)の構成]次に、位相制御部17(n)の構成を説明する。

【0072】図6は、位相制御部17(n)の構成を示すブロック図である。

【0073】図示の位相制御部17(n)は、データ記憶部41と、データ書込み部42と、データ読出し部43を有する。

【0074】データ記憶部41は、1280個のレジスタを有する。各レジスタには、0から1279までの番号が付与されている。

【0075】データ書込み部42は、遅延波Dnの復調データDMnを、復調シンボル番号データDMSnによって示されるシンボル番号と同じ番号のレジスタに書き込む機能を有する。

【0076】データ読出し部43は、基準シンボル番号データRSが示すシンボル番号と同じ番号のレジスタから復調データDMnを読み出す機能を有する。

【0077】[位相制御部17(n)の動作]上記構成において、動作を説明する。

【0078】復調部16(n)から出力される遅延波Dnの復調データDMnは、データ書込み部42により、シンボル単位でデータ記憶部41に書き込まれる。この場合、復調データDMnは、復調シンボル番号データDMSnにより示されるシンボル番号と同じ番号のレジスタ

タに書き込まれる。例えば、復調シンボル番号データ DM_n で示されるシンボル番号が2である場合は、復調データ DM_n は、番号2が付与されたレジスタに書き込まれる。

【0079】復調データ記憶部41に書き込まれた復調データ DM_n は、復調データ読出し部43により、シンボル単位で読み出される。この場合、復調データ DM_n は、基準シンボル番号データ RS により示される基準シンボル番号と同じ番号が付与されたレジスタから読み出される。例えば、基準シンボル番号データ RS で示されるシンボル番号が1である場合は、復調データ DM_n は、番号1が付与されたレジスタから読み出される。

【0080】この場合、基準シンボル番号データ RS は、2つの位相制御部17(1)、17(2)で共用される。これにより、位相制御部17(1)、17(2)からは、シンボル番号の同じ復調データ DM_1 、 DM_2 が得られる。

【0081】[第1の実施の形態の効果] 以上詳述したこの実施の形態によれば、次のような効果が得られる。

【0082】(1) まず、この実施の形態によれば、拡散符号の符号長 L を相関長 T の N 倍に設定し、この拡散符号の各チップに番号を付与し、2つの遅延波 D_1 、 D_2 の復調データ DM_1 、 DM_2 の位相を揃える際の基準となるシンボル番号を示すデータ RS を生成し、受信データ R に含まれる遅延波 D_n を復調する際、復調用の拡散符号のチップ番号を相関長 T で割ることにより、復調中のシンボルの番号を検出し、復調シンボル番号と基準シンボル番号とに基づいて、遅延波 D_1 、 D_2 の位相を制御するようにしたので、2つの遅延波 D_1 、 D_2 の時間差が1シンボル時間以上ある伝搬環境においても、その復調データ DM_1 、 DM_2 の位相を揃えることができる。

【0083】これにより、2つの復調データ DM_1 、 DM_2 を合成する場合、番号の同じシンボルどうしを合成することができるとともに、1シンボル時間以上離れている受信パワーの大きいシンボルどうしを合成することができるので、復調データ DM の SNR を高めることができる。

【0084】(2) また、この実施の形態によれば、遅延波 D_n の復調データ DM_n の位相を制御する場合、各シンボル番号に対応する複数のレジスタを有するデータ記憶部41を設け、このデータ記憶部41に復調データ DM_n を書き込む場合は、復調シンボル番号と同じ番号のレジスタに書き込み、この復調データ記憶部41から復調データ DM_n を読み出す場合は、基準シンボル番号と同じ番号のレジスタから読み出すことにより、制御するようにしたので、設計の容易な位相制御部17(n)を提供することができる。

【0085】(3) また、この実施の形態によれば、遅延波 D_n の位相を検出する際の基準となるチップ番号を

示すデータ RT を生成し、拡散変調用の拡散符号と同じ拡散符号の位相を変更しながら、この拡散符号によって受信データ R を逆拡散することにより、遅延波 D_n の位相をチップ番号を使って検出し、検出された位相を示すデータと基準チップ番号データ RT との差を求めることにより、遅延波 D_n と基準チップ番号データ RT との相対位相を求め、この相対位相を示すデータ RP_n と基準チップ番号データ RT とを加算することにより、遅延波 D_n の絶対位相を求めるようにしたので、遅延波 D_n の検出に費やす時間が長くなった場合でも、この遅延波 D_n の現時点の位相を正確に検出することができる。

【0086】これにより、遅延波 D_n の検出に費やす時間が長くなった場合でも、この遅延波 D_n を正確に復調することができる。

【0087】(4) また、この実施の形態によれば、復調用の拡散符号を生成する場合、遅延波 D_n の絶対位相の検出力に基づいて、この位相を持つ拡散符号を生成するためのシードを生成し、このシードに基づいて、復調用の拡散符号を生成するようにしたので、シフトレジスタと排他的論理和回路とからなる通常の拡散符号生成回路を用いて復調用の拡散符号を生成することができる。

【0088】[第2の実施の形態]

[概要] この実施の形態は、復調部16(n)の構成に特徴を有するものである。具体的には、復調用の拡散符号を生成する構成に特徴を有するものである。

【0089】すなわち、第1の実施の形態では、シフトレジスタと排他的論理和回路を有する回路を使って、復調用の拡散符号を生成する場合を説明した。

【0090】これに対し、この実施の形態では、拡散符号の波形データを記憶するメモリを使って、復調用の拡散符号を生成するようにしたものである。

【0091】[構成] 図7は、第2の実施の形態における復調部16(n)の構成を示すブロック図である。なお、図7においては、説明を簡単にするために、先の図5の構成要素とほぼ同じ機能を果たす部分には、同一符号を付して詳細な説明を省略する。

【0092】図7において、図5と異なる主な点は、拡散符号生成部33の代りに拡散符号記憶部51が設けられる点と、シード生成部32の代りにアドレス生成部52が設けられる点である。

【0093】ここで、拡散符号記憶部51は、拡散符号の各チップ番号に対応する 81920 個のアドレスを有し、各アドレスに、対応するチップの波形データを記憶する。この拡散符号記憶部51は、例えば、読出し専用メモリ(ROM)によって構成されている。但し、このような電気的なメモリではなく、磁気的または光学的なメモリを用いてもよい。

【0094】アドレス生成部52は、拡散符号記憶部51から波形データを読み出すためのアドレスを生成する

機能を有する。このアドレス生成部52は、チップクロックTCをカウントする81920進カウンタを有し、相対位相データRP_nの値が変化するたびに、絶対位相データAP_nをカウンタにロードし、このカウンタによってチップクロックTCをカウントすることにより、波形データの読出しアドレスを生成するようになっている。

【0095】[動作] 上記構成において、動作を説明する。

【0096】相対位相データRP_nの値が変化すると、アドレス発生部52の内部カウンタに絶対位相データAP_nがロードされる。これにより、このカウンタでは、絶対位相データAP_nによって示される絶対位相からチップクロックTCのカウントが実行される。その結果、遅延波D_nの絶対位相を示すカウント値が得られる。

【0097】このカウント値は、読み出しアドレスとして、拡散符号記憶部51に供給される。これにより、遅延波D_nの絶対位相に対応するアドレスから拡散符号の波形データが読み出される。その結果、遅延波D_nの絶対位相と同じ位相を持つ拡散符号が得られる。

【0098】[効果] 以上詳述したこの実施の形態においても、第1の実施の形態の(1)～(3)の効果と同じ効果を得ることができるとともに、さらに、次のような効果を得ることができる。

【0099】すなわち、この実施の形態によれば、拡散符号の各チップ番号に対応するアドレスを有し、各アドレスに対応するチップの波形データを記憶する拡散符号記憶部51を設け、この拡散符号記憶部51を絶対位相データAP_nに基づいて、アクセスすることにより、復調用の拡散符号を生成するようにしたので、先の実施の形態より、復調用の拡散符号を生成するための構成を簡単にすることができる。

【0100】[第3の実施の形態]

[第3の実施の形態の概要] この実施の形態は、位相制御部17(n)の構成と基準位相生成部14の構成に特徴を有するものである。

【0101】すなわち、第1の実施の形態では、各シンボル番号に対応する複数のレジスタを有する復調データ記憶部41を設け、このデータ記憶部41に遅延波D_nのデータDM_nを書き込む場合は、復調シンボル番号と同じ番号のレジスタに書き込み、復調データDM_nを読み出す場合は、基準シンボル番号と同じ番号のレジスタから読み出すことにより、復調データDM_nの位相を制御する場合を説明した。

【0102】これに対し、この実施の形態は、復調シンボル番号と基準シンボル番号との差を求め、この差に応じた時間だけ復調データDM_nを遅延することにより、この復調データDM_nの位相を制御するようにしたものである。

【0103】また、第1の実施の形態では、基準シンボ

ル番号を更新する場合、0から1ずつ更新する場合を説明した。

【0104】これに対し、この実施の形態では、復調開始時の遅延波D1、D2の復調シンボル番号の平均値を求め、この平均値から1ずつ更新するようにしたものである。

【0105】[第3の実施の形態の構成、動作]

[基準位相生成部14の構成] 図8は、この実施の形態における基準位相生成部14の構成を示すブロック図である。なお、図8においては、説明を簡単にするために、先の図4の構成要素とほぼ同じ機能を果たす部分には、同一符号を付して詳細な説明を省略する。

【0106】図8において、図4と異なる主な点は、図4の構成に平均値演算部61が付加された点である。

【0107】この平均値演算部61は、復調部16(1)、16(2)の復調開始時に、この復調部16(1)、16(2)から出力される復調シンボル番号データDMS1、DMS2の平均値を求める機能を有する。

【0108】[基準位相生成部14の動作] 上記構成において、動作を説明する。

【0109】復調部16(1)、16(2)から出力される復調シンボル番号データDMS1、DMS2は、平均値演算部61に供給される。この平均値演算部61は、復調部16(1)、16(2)が復調を開始するとき、そのときの復調シンボル番号データDM1、DM2データの平均値を求める。この平均値を示すデータは、基準シンボルカウンタ22にセットされる。これにより、基準シンボル番号データRSの値は、復調開始時を境にして、上記平均値から順次1ずつ更新される。

【0110】[位相制御部16(n)の構成] 図9は、この実施の形態における位相制御部16(n)の構成を示すブロック図である。

【0111】図示の位相制御部16(n)は、シフトレジスタ71と、減算部72と、データ入力部73を有する。

【0112】シフトレジスタ71は、入力データをシンボルクロックSCに同期して順次シフトする機能を有する。このシフトレジスタ71は、例えば、7つのレジスタを有し、この7つのレジスタのいずれに対してもデータを入力可能となっている。各レジスタには番号が付与されている。この番号は、データシフト方向に順に3、2、1、0、-1、-2、-3となるように設定されている。

【0113】減算部72は、復調シンボル番号データDMS_nと基準シンボル番号データRSとの差を示すデータIを求める機能を有する。

【0114】データ入力部73は、復調データDM_nを差データIの値と同じ番号のレジスタに書き込む機能を有する。

【0115】[位相制御部17(n)の動作]上記構成において、動作を説明する。

【0116】復調部16(n)から出力される復調シンボル番号データDMSnは、減算部72に供給され、基準シンボル番号データRSを減じられる。これにより、復調シンボル番号と基準シンボル番号との差を示すデータIが得られる。

【0117】この差データIは、データ入力部73に供給される。このデータ入力部73は、復調部16(n)から供給される復調データDMnを上記差データIによって示される差と同じ番号のレジスタに入力する。

【0118】レジスタに入力されたデータは、シンボルクロックSCに同期して順次シフトされる。これにより、復調部16(1)、16(2)から出力される復調データDM1、DM2の位相が揃えられる。

【0119】これを具体例を使って説明すると次のようになる。

【0120】例えば、基準シンボル番号と同じ番号のシンボルが復調された場合、すなわち、復調シンボルの位相と基準シンボルの位相が同じ場合は、差データIは0となる。これにより、復調データDMnは0番のレジスタに書き込まれる。その結果、復調データDMnは、3クロック分遅延される。

【0121】また、基準シンボル番号より1小さい番号のシンボルが復調された場合、すなわち、復調シンボルの位相が基準シンボルの位相より1シンボル分が遅れている場合は、差データIは-1となる。これにより、復調データDMnは、-1番のレジスタに入力される。その結果、復調データDMnは、2クロック分遅延される。

【0122】さらに、基準シンボル番号より1大きい番号のシンボルが復調された場合、すなわち、復調シンボルの位相が基準シンボルの位相より1シンボル分が進んでいる場合は、差データIは1となる。これにより、復調データDMnは、1番のレジスタに入力される。その結果、復調データDMnは、4クロック分遅延される。

【0123】以上により、復調部16(1)、16(2)から出力される復調データDM1、DM2の位相が揃えられる。

【0124】なお、図9において、シフトレジスタ71のレジスタ数を7に設定したのは、復調シンボル番号と基準シンボル番号との差が±3の範囲に収まると仮定したからである。したがって、この差が±3の範囲に収まらない場合は、レジスタ数を増やせばよい。

【0125】[第3の実施の形態の効果]以上詳述したこの実施の形態によれば、第1の実施の形態の(1)、(3)、(4)の効果と同じ効果を得ることができるとともに、さらに、次のような効果を得ることができる。

【0126】(1)まず、この実施の形態によれば、復調シンボル番号データDMSnと基準シンボル番号データRSとの差を求め、この差に相当する時間だけシフト

レジスタ71により復調データDMnを遅延することにより、復調データDM1、DM2の位相を揃えるようにしたので、シフトレジスタ71のレジスタ数を第1の実施の形態より減らすことができる。図9の例で言えば、レジスタ数を1279個から7個に減らすことができる。

【0127】(2)また、この実施の形態によれば、基準シンボル番号データRSを生成する場合、復調開始時の復調シンボル番号データDMS1、DMS2の平均値を初期値として生成するようにしたので、0を初期値として生成する場合に比べ、シフトレジスタ71のレジスタ数を減らすことができる。

【0128】[第4の実施の形態]

[概要]この実施の形態は、第3の実施の形態のように、復調シンボル番号データDMSnと基準シンボル番号データRSとの差の求め、この差に基づいて、復調データDMnを遅延する構成において、復調シンボル番号データDMSnと基準シンボル番号RSとの差の求め方に特徴を有するものである。

【0129】すなわち、第3の実施の形態では、復調シンボル番号データDMSnと基準シンボル番号データRSとの差を求める場合、両者をそのまま演算する場合を説明した。

【0130】これに対し、この実施の形態は、復調シンボル番号データDMSnと基準シンボル番号データRSをデータ圧縮した後、演算するようにしたものである。

【0131】[構成]図10は、この実施の形態の位相制御部17(n)の構成を示すブロック図である。なお、図10においては、説明を簡単にするために、先の図9の構成要素とほぼ同じ機能を果たす部分には、同一符号を付して詳細な説明を省略する。

【0132】図10において、図9と異なる点は、減算部72の代りに、復調シンボル番号圧縮部81と、基準シンボル番号圧縮部82と、差演算部83が設けられている点である。

【0133】ここで、復調シンボル番号圧縮部81は、復調シンボル番号データDMSnをデータ圧縮する機能を有する。このデータ圧縮は、例えば、上位M(Mは2以上の整数)ビットのデータを論理和演算により1ビットのデータに変換することにより行われる。

【0134】基準シンボル番号圧縮部82は、基準シンボル番号データRSをデータ圧縮する機能を有する。このデータ圧縮も、上位Mビットのデータを論理和演算により1ビットのデータに変換することにより行われる。

【0135】なお、シンボル番号が0~1279で表される場合、シンボル番号データDMSn、RSは、11ビットで表される。この実施の形態では、例えば、この11ビットのシンボル番号データRS、DMSnの上位7ビットのデータを論理和演算により1ビットにデータに変換するようになっている。これにより、11ビット

のシンボル番号データDMSn, RSは、5ビットのシンボル番号データDMSn, RSに変換される。

【0136】差演算部83は、データ圧縮前の2つのシンボル番号データDMSn, RSとデータ圧縮後の2つのシンボル番号データDMSn, RSとに基づいて、データ圧縮前の2つのシンボル番号データDMSn, RSの差データIを求める機能を有する。

【0137】この場合、この差データIの符号ISおよび大きさIMは、例えば、次の3つの場合(a)～(c)に分けて設定される。

【0138】なお、以下の説明では、11ビットの復調シンボル番号データDMnをA[10]～A[0]と表す。ここで、A[10]は最上位ビットのデータを表し、A[0]は最下位ビットのデータを表す。また、このデータの上位7ビットのデータA[10]～A[4]を論理和演算することにより得られた1ビットのデータをAORと表す。

【0139】同様に、11ビットの基準シンボル番号データRSをS[10]～S[0]と表す。ここで、S[10]は最上位ビットのデータを表し、S[0]は最下位ビットのデータを表す。また、このデータSの上位7ビットのデータS[10]～S[4]を論理和演算することにより得られた1ビットのデータをSORと表す。

【0140】また、以下の説明では、復調シンボル番号データA[10]～A[0]と基準シンボル番号データS[10]～S[0]の差が±3の範囲に収まるものと

$$(AOR \oplus SOR) \text{AND} (A[3] \oplus S[3]) = 1$$

但し、XNORは、排他的否定論理和の演算記号を示し、ANDは論理積の演算記号を示す。この場合、条件式(1)が成立すれば、(a)の場合が成立すると判定される。

【0145】(b) 復調シンボル番号データA[10]～A[0]が基準シンボル番号データS[10]～S[0]より大きく、かつ、復調シンボル番号データA[10]～A[0]の上位8ビットのデータA[10]～A[3]と基準シンボル番号データS[10]～S[0]の上位8ビットのデータS[10]～S[3]が等しくない場合

この場合は、データ圧縮前の11ビットの復調シンボル番号データA[10]～A[0]と11ビットの基準シンボル番号データS[10]～S[0]との差データIの符号は、「0」(正)に設定される。また、大きさIMは、データ圧縮後の5ビットの復調シンボル番号データAOR～A[0]と5ビットの基準シンボル番号データSOR～S[0]との差データの大きさに設定される。

【0146】例えば、データ圧縮前の11ビットの復調シンボル番号データ「00000011001」(10進で25)と11ビットの基準シンボル番号データ「0

仮定している。

【0141】(a) 復調シンボル番号データA[10]～A[0]の上位8(=M+1=7+1)ビットのデータA[10]～A[3]と基準シンボル番号データS[10]～S[0]の上位8ビットのデータS[10]～S[3]が等しい場合

この場合は、データ圧縮前の11ビットの復調シンボル番号データA[10]～A[0]と11ビットの基準シンボル番号データS[10]～S[0]との差データIの符号及び大きさは、データ圧縮後の5ビットの復調シンボル番号データAOR～A[0]と5ビットの基準シンボル番号データSOR～S[0]との差データの符号及び大きさによって表される。

【0142】例えば、データ圧縮前の11ビットの復調シンボル番号データ「00000000101」(10進で5)と11ビットの基準シンボル番号データ「0000000011」(10進で3)との差データIの符号及び大きさは、データ圧縮後の5ビットの復調シンボル番号データ「00101」と5ビットの基準シンボル番号データ「00011」との差データ「00010」の符号「0」(正)及び大きさ「0010」(10進で2)で表される。

【0143】なお、この(a)の場合が成立するか否かは、次の条件式が成立するか否かを判定することにより判定される。

【0144】

【数1】

…(式1)

0000010110」(10進で22)との差データIの符号は、「0」(正)に設定される。大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「11001」と5ビットの基準シンボル番号データ「10110」との差データ「00011」の大きさ「0011」(10進で3)に設定される。

【0147】また、データ圧縮前の11ビットの復調シンボル番号データ「00000010001」(10進で17)と11ビットの基準シンボル番号データ「0000001110」(10進で14)との差データIの符号は、「0」(正)に設定される。大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「10001」と5ビットの基準シンボル番号データ「01110」との差データ「00011」の大きさ「0011」(10進で3)に設定される。

【0148】さらに、データ圧縮前の11ビットの復調シンボル番号データ「0000110001」(10進で49)と11ビットの基準シンボル番号データ「0000011110」(10進で46)との差データIの符号は、「0」(正)に設定される。大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「10001」と5ビットの基準シンボル番号データ「111

10」との差データ「10011」の大きさ「0011」（10進で3）に設定される。

【0149】なお、この（b）の場合が成立するか否かは、次の条件式が成立するか否かを判定することにより

$$\begin{aligned} & ((AOR \ XNOR \ SOR) \ AND \ A[3] \ AND \ S[3]) \ OR \\ & ((AOR \ XNOR \ SOR) \ AND \ (A[3] \ AND \ S[3])) \ OR \\ & (AOR \ AND \ SOR \ AND \ A[3] \ AND \ S[3]) = 1 \end{aligned}$$

…（式2）

この場合、条件式（2）が成立すれば、（b）の場合が成立すると判定される。

【0151】（c）復調シンボル番号データA[10]～A[0]が基準シンボル番号データS[10]～S[0]より小さく、かつ、復調シンボル番号データA[10]～A[0]の上位8ビットのデータA[10]～A[3]と基準シンボル番号データS[10]～S[0]の上位8ビットのデータS[10]～S[3]が等しくない場合

この場合は、データ圧縮前の11ビットの復調シンボル番号データA[10]～A[0]と11ビットの基準シンボル番号データS[10]～S[0]との差データIの符号ISは、「1」（負）に設定される。大きさIMは、データ圧縮後の5ビットの復調シンボル番号データAOR～A[0]と5ビットの基準シンボル番号データSOR～S[0]との差データの大きさに設定される。

【0152】例えば、データ圧縮前の11ビットの復調シンボル番号データ「00000010110」（10進で25）と11ビットの基準シンボル番号データ「0000011001」（10進で22）との差データIの符号ISは、「1」（負）に設定される。大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「10110」と5ビットの基準シンボル番号データ「11001」との差データ「11101」の大きさ

$$\begin{aligned} & ((AOR \ XNOR \ SOR) \ AND \ A[3] \ AND \ S[3]) \ OR \\ & ((AOR \ XNOR \ SOR) \ AND \ (A[3] \ AND \ S[3])) \ OR \\ & (AOR \ AND \ SOR \ AND \ A[3] \ AND \ S[3]) = 1 \end{aligned}$$

…（式3）

この場合、条件式（3）が成立すれば、（c）の場合が成立すると判定される。

【0157】[位相制御部17（n）の動作]上記構成において、動作を説明する。

【0158】復調部16（n）から出力される11ビットの復調シンボル番号データA[10]～A[0]は、復調シンボル番号圧縮部81と差演算部83に供給される。復調シンボル番号圧縮部81に供給された11ビットの復調シンボル番号データA[10]～A[0]は、5ビットの復調シンボル番号データAOR～A[0]に変換される。この5ビットの復調シンボル番号データAOR～A[0]は、差演算部83に供給される。

【0159】同様に、基準位相生成部14から出力される11ビットの基準シンボル番号データS[10]～S

判定される。

【0150】

【数2】

「1101」（10進で3）に設定される。

【0153】また、データ圧縮前の11ビットの復調シンボル番号データ「00000001110」（10進で14）と11ビットの基準シンボル番号データ「0000010001」（10進で17）との差データIの符号ISは、「1」（負）に設定される。また、大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「01110」と5ビットの基準シンボル番号データ「10001」との差データ「11101」の大きさ「1101」（10進で3）に設定される。

【0154】さらに、データ圧縮前の11ビットの復調シンボル番号データ「0000011110」（10進で46）と11ビットの基準シンボル番号データ「0000110001」（10進で49）の差データIの符号は、「1」（負）に設定される。また、大きさIMは、データ圧縮後の5ビットの復調シンボル番号データ「11110」と5ビットの基準シンボル番号データ「10001」との差データ「01101」の大きさ「1101」（10進で3）に設定される。

【0155】なお、この（c）の場合が成立するか否かは、次の条件式（3）が成立するか否かを判定することにより判定される。

【0156】

【数3】

[0]は、基準シンボル番号圧縮部82と差演算部83に供給される。基準シンボル番号圧縮部82に供給された11ビットの基準シンボル番号データS[10]～S[0]は、5ビットの基準シンボル番号データSOR～S[0]に変換される。この5ビットの基準シンボル番号データSOR～S[0]は、差演算部83に供給される。

【0160】差演算部83は、上述した3つの式（1）～（3）を使って、（a）～（c）が成立するか否かを判定する。

【0161】この判定の結果、（a）が成立する場合は、差演算部83は、5ビットの復調シンボル番号データAOR～A[0]と5ビットの基準シンボル番号データSOR～S[0]との差データを求め、この差データ

を差データIとして設定する。

【0162】また、(b)が成立する場合は、差演算部83は、差データIの符号ISを「0」(正)に設定し、大きさIMを5ビットの復調シンボル番号データAOR~A[0]と5ビットの基準シンボル番号データSOR~S[0]との差データの大きさに設定する。

【0163】さらに、(c)が成立する場合は、差演算部83は、差データIの符号ISを「1」(負)に設定し、大きさIMを5ビットの復調シンボル番号データAOR~A[0]と5ビットの基準シンボル番号データSOR~S[0]との差データの大きさに設定する。

【0164】[効果]以上詳述したこの実施例によれば、第3の実施の形態と同様の効果を得ることができる。とともに、さらに、次のような効果を得ることができる。

【0165】(1)まず、この実施の形態によれば、1ビットの復調シンボル番号データA[10]~A[0]と11ビットの基準シンボル番号データS[10]~S[0]との差データIを求める場合、これらを5ビットにデータ圧縮した後求めるようにしたので、第3の実施の形態より、差データIを求めるための回路の規模を縮小することができる。

【0166】(2)また、この実施の形態によれば、1ビットの復調シンボル番号データA[10]~A[0]と11ビットの基準シンボル番号データS[10]~S[0]との差データIを求める場合、これらの関係を、上述した3つの場合(a), (b), (c)に分けて求めるようにしたので、簡単な演算により求めることができる。

【0167】[そのほかの実施の形態]以上、この発明の4つの実施の形態を詳細に説明したが、この発明は、上述したような実施の形態に限定されるものではない。

【0168】(1)例えば、先の実施の形態では、遅延波Dnの位相を検出する場合、基準チップ番号データRTを生成し、このデータRTと遅延波Dnとの相対位相を検出し、この相対位相を示すデータRPnと基準チップ番号データRTとを加算することより、遅延波Dnの絶対位相を検出する場合を説明した。

【0169】しかし、この発明は、遅延波Dnの復調データDMnの位相を制御する構成に特徴を有するものであるから、遅延波Dnの位相を検出する構成としては、上述した構成以外の構成を用いるようにしてもよい。

【0170】(2)また、第3の実施の形態では、基準シンボル番号データRSを生成する場合、復調開始時の遅延波D1, D2の復調シンボル番号の平均値を初期値として生成する場合を説明した。これは、合成する遅延波が3つ以上ある場合は、この3つ以上の遅延波の復調シンボル番号の平均値を用いることを意味する。

【0171】しかし、この発明は、合成する遅延波が3つ以上ある場合は、3つ以上の復調シンボル番号のう

ち、最も大きな番号と最も小さな番号との平均値を初期値として用いるようにしてもよい。

【0172】このような構成によれば、合成する遅延波が多数存在する場合に、初期値を演算するための構成を簡単にすることができる。

【0173】(3)また、この初期値としては、復調シンボル番号の平均値以外の値を用いるようにしてもよい。例えば、0を用いるようにしてもよい。この場合は、図9と図10に示すシフトレジスタ71の7個のレジスタの番号を「3, 2, 1, 0, -1, -2, -3」から「6, 5, 4, 3, 2, 1, 0」に変更すればよい。

【0174】(4)このほかにも、この発明は、その要旨を逸脱しない範囲で種々様々変形実施可能なことは勿論である。

【0175】

【発明の効果】以上詳述したようにこの発明によれば、拡散符号の符号長を相関長のN倍に設定し、この拡散符号の各チップに番号を付与し、複数の遅延波の復調データの位相を揃える際の基準となるシンボル番号を生成し、受信データに含まれる遅延波を復調する際、復調用の拡散符号のチップ番号を相関長で割ることにより、復調中のシンボルの番号を検出し、復調シンボル番号と基準シンボル番号に基づいて、各遅延波の位相を制御するようにしたので、複数の遅延波の時間差が1シンボル時間以上ある伝搬環境においても、その復調データの位相を揃えることができる。

【0176】これにより、2つの復調データDM1, DM2を合成する際、番号の同じシンボルどうしを合成することができる。とともに、1シンボル時間以上離れている受信パワーの大きいシンボルどうしを合成することができるので、復調データDMのSNRを高めることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態のレイク受信装置の構成を示すブロック図である。

【図2】第1の実施の形態で使用される拡散符号の一例の構成を示す図である。

【図3】第1の実施の形態のチップ番号の付与方法の一例を示す図である。

【図4】この発明の第1の実施の形態の基準位相生成部の構成を示すブロック図である。

【図5】この発明の第1の実施の形態の復調部の構成を示すブロック図である。

【図6】この発明の第1の実施の形態の位相制御部の構成を示すブロック図である。

【図7】この発明の第2の実施の形態の復調部の構成を示すブロック図である。

【図8】この発明の第3の実施の形態の基準位相生成部の構成を示すブロック図である。

【図9】この発明の第3の実施の形態の位相制御部の構成を示すブロック図である。

【図10】この発明の第4の実施の形態の位相制御部の構成を示すブロック図である。

【符号の説明】

11…受信データ入力端子

12(1)～12(3)…チップクロック入力端子

13…シンボルクロック入力端子

14…基準位相生成部

15…位相検出部

16(1), 16(2)…復調部

17(1), 17(2)…位相制御部

18…合成部

19…復調データ出力端子

21…基準チップカウンタ

22…基準シンボルカウンタ

31…加算部

32…シード生成部

33…拡散符号生成部

34…遅延波復調部

35…復調シンボル番号演算部

41…データ記憶部

42…データ書き込み部

43…データ読出し部

51…拡散符号記憶部

52…アドレス生成部

61…平均値演算部

71…シフトレジスタ

72…減算部

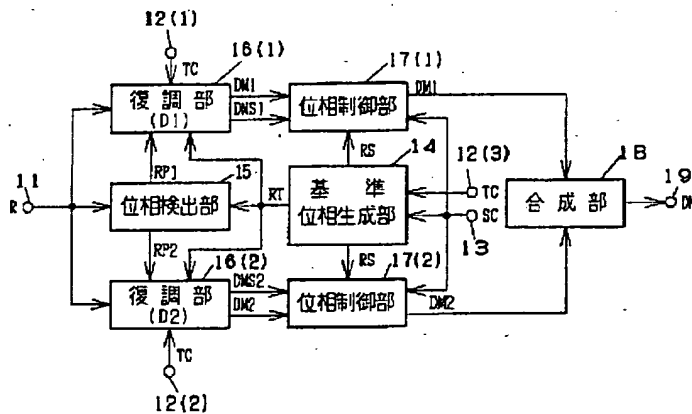
73…データ入力部

81…復調シンボル番号圧縮部

82…基準シンボル番号圧縮部

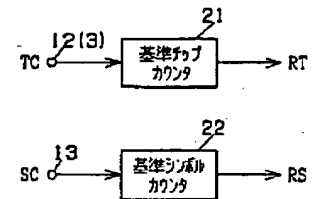
83…差演算部

【図1】



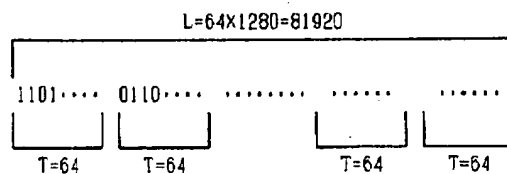
第1の実施の形態のレキ受信装置の構成図

【図4】



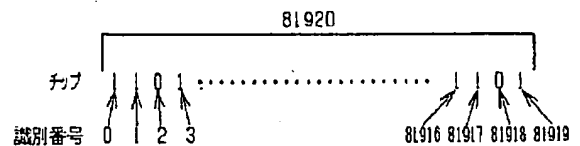
第1の実施の形態の基準位相生成部の構成図

【図2】



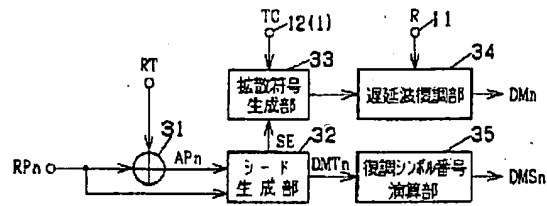
拡散符号の一例を示す図

【図3】



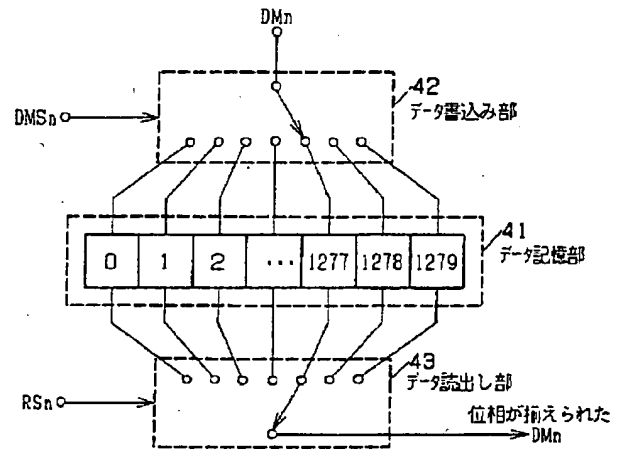
チップ識別番号の付与方法の一例を示す図

【図5】



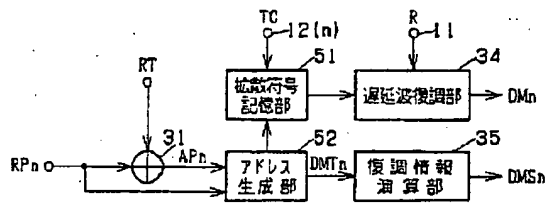
第1の実施の形態の復調部の構成図

【図6】



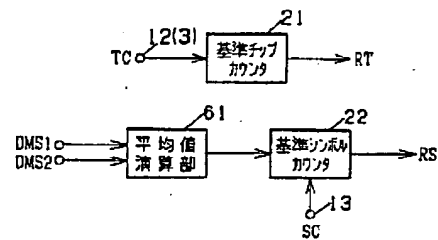
第1の実施の形態の位相制御部の構成図

【図7】



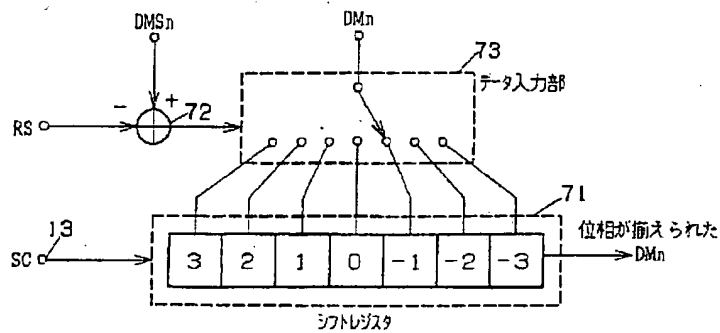
第2の実施の形態の復調部の構成図

【図8】



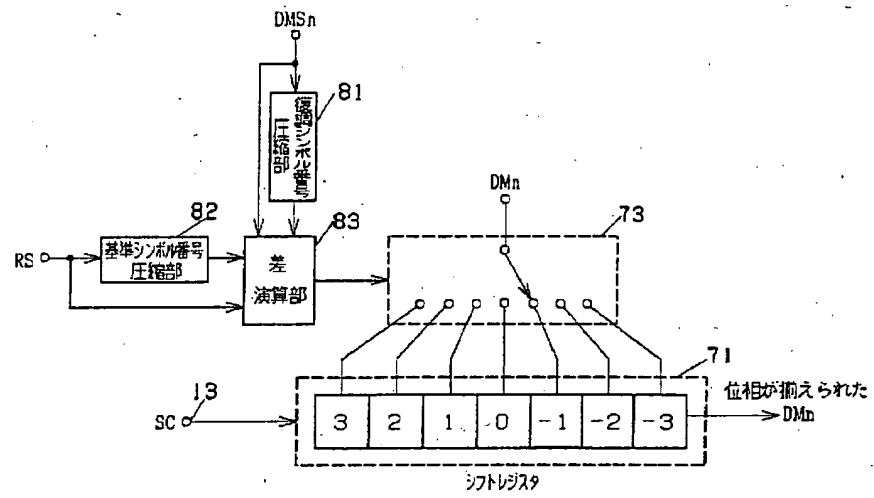
第3の実施の形態の基準位相生成部の構成図

【図9】



第3の実施の形態の位相制御部の構成図

【図10】



第4の実施の形態の位相制御部の構成図